

⑯ BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES

PATENTAMT

⑯ Offenlegungsschrift
⑯ DE 195 41 039 A 1

⑯ Int. Cl. 6:
H 01 L 23/50
H 01 L 23/12
H 01 L 21/58
H 01 L 21/60
G 08 K 19/077
H 05 K 1/18
H 05 K 3/34

D 1
DE 195 41 039 A 1

⑯ Aktenzeichen: 195 41 039.4
⑯ Anmeldetag: 3. 11. 95
⑯ Offenlegungstag: 7. 5. 97

⑯ Anmelder:
Finn, David, 87459 Pfronten, DE; Rietzler, Manfred,
87616 Marktoberdorf, DE

⑯ Vertreter:
Jaeger, Böck, Köster, Tappe, 97072 Würzburg

⑯ Erfinder:
gleich Anmelder

⑯ Entgegenhaltungen:

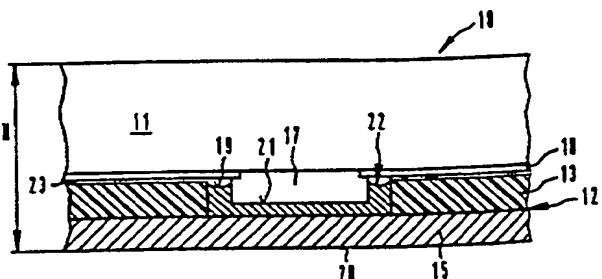
DE 44 24 396 A1
US 52 22 014
US 48 18 728
EP 04 39 137 A2

JP 6-342794 A. In: Patent Abstracts of Japan;
HUBACHER, E.: Known Good Die test for C4 (or
other) Bumped Die. In: Motorola Technical
Developments, July 1995, pp. 74-77;
Technologien und Untersuchungen massiver Lot-
depots. In: Productronic 5-1995, S. 42-45;
STEINBERGER, H.: Automatische Bestückung draht-
loser Bauelemente. In: Elektronik 25,
13.12.1985, S. 102-106;

Prüfungsantrag gem. § 44 PatG ist gestellt

⑯ Chip-Modul sowie Verfahren und Vorrichtung zu dessen Herstellung

⑯ Chip-Modul mit einem Substrat und mindestens einem auf dem Substrat angeordneten Chip (11), wobei der Chip (11) auf seinen Anschlußflächen mit erhöhten Kontaktmetallisierungen (16, 17) versehen ist, die elektrisch leitend mit auf einer Isolationsschicht (13) des Substrates angeordneten Anschlußleitern (14, 15) verbunden sind, wobei die Anschlußleiter (14, 15) auf der Rückseite der dem Chip (11) zugewandten Isolationsschicht (13) angeordnet sind, die zum Eingriff der Kontaktmetallisierungen (16, 17) bis zu den Anschlußleitern (14, 15) reichende Ausnehmungen (19) aufweist, und in den Ausnehmungen (19) auf den Anschlußleitern (14, 15) ein elektrisch leitendes Verbindungsmedium (22) angeordnet ist, in das die erhöhten Kontaktmetallisierungen (16, 17) zumindest teilweise eingebettet sind.



DE 195 41 039 A 1

Die folgenden Angaben sind den vom Anmelder eingesetzten Unterlagen entnommen

BUNDESDRUCKEREI 03. 97 702 019/288

10/28

Beschreibung

Die vorliegende Erfindung betrifft ein Chip-Modul mit einem Substrat und mindestens einem auf dem Substrat angeordneten Chip, wobei der Chip auf seinen Anschlußflächen mit erhöhten Kontaktmetallisierungen versehen ist, die elektrisch leitend mit auf einer Isolationsschicht des Substrats angeordneten Anschlußleitern verbunden sind. Darüber hinaus betrifft die vorliegende Erfindung ein Verfahren sowie eine Vorrichtung zur Herstellung eines Chip-Moduls gemäß dem Oberbegriff des Anspruchs 4 bzw. 15.

Chip-Module mit einem auf einem Substrat angeordneten Chip werden grundsätzlich überall dort eingesetzt, wo es darauf ankommt, durch die gegenüber den Chipanschlußflächen wesentlich vergrößerten Anschlußleiter des Substrats eine erleichterte elektrische Kontaktierung des Chips zu ermöglichen. So werden derartige Chip-Module beispielsweise in Chipkarten eingesetzt und ermöglichen über die freiliegend auf der Kartenoberfläche angeordneten Anschlußleiter des Substrats eine äußere Kontaktierung des durch die Anordnung auf der Rückseite des Substrats im Innern der Chipkarte aufgenommenen Chips.

Chip-Module sind in unterschiedlichen Ausführungsformen bekannt. Ein übliches Verfahren zur Herstellung eines Chip-Moduls besteht darin, den Chip mit seinen erhöhten Kontaktmetallisierungen auf der Rückseite eines durchkontaktierten Substrats anzubringen, wobei die Kontaktmetallisierungen auf der Substratrückseite mit ersten Anschlußleitern verbunden sind, die über die Durchkontaktierungen mit weiteren, auf der Zugriffsseite des Substrats angeordneten Anschlußleitern elektrisch leitend verbunden sind. Hieraus resultiert eine auf den Anschlußleitern der Substratrückseite erhabene Anordnung der erhöhten Kontaktmetallisierungen mit entsprechender Ausbildung eines Spaltes zwischen der Oberfläche des Substrats und der Oberfläche des Chips. Um diese aufgrund der Spaltausbildung für eine Scherbeanspruchung ungünstige Verbindung zwischen dem Chip und dem Substrat zu sichern und gegebenenfalls darüber hinaus die Kontaktmetallisierungen bzw. die hierdurch kontaktierenden Anschlußleiter des Substrats zu versiegeln, ist es bekannt, den Spalt mit einem sogenannten "Underfiller" zu verfüllen. Dieses Verfahren ist auch unter dem Begriff "Underfilling-Technologie" bekannt.

Aufgrund der auf den Anschlußleitern des Substrats erhabenen Anordnung der erhöhten Kontaktmetallisierungen des Chips ergibt sich darüber hinaus eine relativ dicke Ausbildung eines derart hergestellten Chip-Moduls. Zudem erfordert die bekannte "Underfilling-Technologie" nach Herstellung der Verbindung der erhöhten Kontaktmetallisierungen des Chips mit den zugeordneten Anschlußleitern des Substrats noch einen weiteren Arbeitsschritt zur Applikation des Underfillers.

Der vorliegenden Erfindung liegt die Aufgabe zugrunde, ein Chip-Modul vorzuschlagen, das sich durch eine insgesamt flache Ausbildung auszeichnet und mittels eines vereinfachten Herstellungsverfahrens herstellbar ist.

Diese Aufgabe wird durch ein Chip-Modul mit den Merkmalen des Anspruchs 1 gelöst.

Bei dem erfindungsgemäßen Chip-Modul sind die Anschlußleiter auf der Rückseite der dem Chip zugewandten Isolationsschicht angeordnet, die zum Eingriff der Kontaktmetallisierungen bis zu den Anschlußleitern reichende Ausnahmungen aufweist. Diese Ausnahmungen

sind auf den Anschlußleitern mit einem elektrisch leitenden Verbindungsmaß ~~material~~ versehen, in das die erhöhten Kontaktmetallisierungen zumindest teilweise eingebettet sind.

Das erfindungsgemäße Chip-Modul ermöglicht aufgrund der in die Ausnahmungen des Substrats eingreifenden Anordnung der erhöhten Kontaktmetallisierungen eine besonders abscherfeste Verbindung zwischen dem Chip und dem Substrat. Darüber hinaus ergibt sich aufgrund dieser "Versenkung" der Kontaktmetallisierungen in das Substrat eine besonders flache Ausbildung des Chip-Moduls. Überhaupt wird die Höhe des Chip-Moduls nicht durch die Verbindung beeinflußt, da die Kontaktmetallisierungen zumindest teilweise in das Verbindungsmaß eingebettet sind. Durch dieses Einbetten der Kontaktmetallisierungen in das Verbindungsmaß ist es auch leicht möglich, gegebenenfalls vorhandene Toleranzen in der Differenz zwischen der Höhe der erhöhten Kontaktmetallisierungen und der Tiefe der Ausnahmungen durch das Verbindungsmaß auszugleichen und unter Aufrechterhaltung einer sicheren, elektrisch leitfähigen Verbindung zwischen den Kontaktmetallisierungen des Chips und den Anschlußleitern des Substrats eine flachstmögliche Gesamtanordnung aus Chip und Substrat zu schaffen, bei der die Oberfläche des Chips und die Oberfläche des Substrats unmittelbar benachbart, also ohne Spaltausbildung, aneinanderliegen können. Somit kann bei der Herstellung des erfindungsgemäßen Chip-Moduls auch auf die von der "Underfiller-Technologie" her bekannte Applikation eines Underfillers verzichtet werden. Auch auf die die Abscherfestigkeit des Chip-Moduls erhöhende, mechanisch stabilisierende Wirkung des Underfillers kann verzichtet werden, da durch die "Einbettung" der erhöhten Kontaktmetallisierungen und die damit verbundene, zumindest in Teilbereichen der Kontaktmetallisierungen allseitige Umhüllung der Kontaktmetallisierungen durch das Verbindungsmaß eine besonders feste, mechanisch belastbare Verbindung geschaffen wird.

Gemäß einer bevorzugten Ausführungsform des Chip-Moduls sind die Isolationsschicht und die Anschlußleiter in ihrer Flächenausdehnung durch Außenränder des Chips begrenzt. Hierdurch ist, ausgehend von der Chipgröße, die kleinstmögliche Ausbildung eines Chip-Moduls gegeben, so daß die Dimensionen des Chip-Moduls im wesentlichen mit den Dimensionen des Chips übereinstimmen und die wesentliche Änderung gegenüber dem Chip als solchem in der Ausbildung vergrößerter Anschlußflächen besteht. Ein derart ausgebildetes Chip-Modul ist besonders geeignet zur Verwendung bei einem Transponder, etwa einem Injektionstransponder zur Kennung von Schlachtvieh, wo es insbesondere auf eine besonders miniaturisierte Ausbildung des Transponders und somit auch des Chip-Moduls ankommt.

Zur weiteren Erhöhung der mechanischen Stabilität der bei dem Chip-Modul zwischen dem Chip und dem Substrat geschaffenen Verbindung kann auf der Chipoberfläche zusätzlich zu den elektrisch leitend mit der Chipstruktur verbundenen, erhöhten Kontaktmetallisierungen mindestens ein weiterer von der Chipstruktur elektrisch unabhängiger Metallisierungsvorsprung vorgesehen sein, der in eine Befestigungsausnehmung der Isolationsschicht eingreift. Durch diesen Metallisierungsvorsprung, der identisch mit den elektrischen Anschlüssen bildenden, erhöhten Kontaktmetallisierungen ausgebildet und hergestellt sein kann, wird ein "Kon-

taktmetallisierungsdummy" geschaffen, der lediglich eine mechanisch stabilisierende Funktion hat.

Erfnungsgemäß weist das Verfahren zur Herstellung des vorstehend in verschiedenen Ausführungsformen erörterten Chip-Moduls folgende Verfahrensschritte auf:

Einsetzen der erhöhten Kontaktmetallisierungen des Chips in die Ausnehmungen der Isolationsschicht und Herstellung einer mechanisch belastbaren Verbindung zwischen den Kontaktmetallisierungen und den Anschlußleitern über das Verbindungsmaierial, wobei die Kontaktmetallisierungen zumindest teilweise in das Verbindungsmaierial eingebettet werden. Das erfundungsgemäß Verfahren ermöglicht die Herstellung eines besonders flachen und ohne die Notwendigkeit der Applikation eines Underfillers mechanisch stabilen Chip-Moduls.

Das zur Herstellung der Verbindung benötigte Verbindungsmaierial kann nach Art und Darreichungsform unterschiedlich beschaffen sein. So kann das Verbindungsmaierial vor dem Einsetzen der erhöhten Kontaktmetallisierungen in die Ausnehmungen durch flächigen Auftrag auf die Oberfläche der Isolationsschicht und anschließendes Abziehen der Oberfläche in die Ausnehmungen eingebracht werden.

Auch besteht die Möglichkeit, das Verbindungsmaierial vor oder nach dem Einsetzen der erhöhten Kontaktmetallisierungen in die Ausnehmungen in einem Dosierverfahren in flüssigem Zustand in die Ausnehmungen einzubringen.

Eine weitere Möglichkeit der Applikation des Verbindungsmaierials besteht darin, vor dem Einsetzen der erhöhten Kontaktmetallisierungen das Verbindungsmaierial in stückiger Form, etwa als Blei/Zinn-Lotkugeln, in die Ausnehmungen einzubringen.

Auch kann das zur Herstellung des Chip-Moduls verwendete Substrat bereits soweit vorbereitet sein, daß die Kontaktmetallisierungen in Ausnehmungen eingesetzt werden, die im Bereich der Anschlußleiter bereits mit einem Verbindungsmaierialauftrag versehen sind. Hierdurch ist es möglich, das erfundungsgemäß Verfahren zur Herstellung eines Chip-Moduls auch ausgehend von bereits vom Substrathersteller entsprechend präparierten Substraten durchzuführen, wodurch eine besonders kostengünstige Durchführung des Verfahrens möglich wird.

Als besonders vorteilhaft hinsichtlich der Relativpositionierung des Chips und des Substrats als Voraussetzung für die nachfolgende Verbindung der erhöhten Kontaktmetallisierungen des Chips mit den Anschlußleitern des Substrats erweist es sich, daß beim Einsetzen der Kontaktmetallisierungen die Ausnehmungen als Zentrierhilfe verwendet werden können. Nach Einsenken der Kontaktmetallisierungen in die Ausnehmungen ist automatisch die richtige Relativpositionierung für die nachfolgende Verbindung sichergestellt. Auf aufwendige Bildüberwachungsverfahren, wie sie häufig zur Überwachung der korrekten Relativpositionierung bei der Applikation von Chips verwendet werden, kann demnach verzichtet werden.

Wenn die Verbindung zwischen dem Verbindungsmaierial und den Kontaktmetallisierungen bzw. dem Verbindungsmaierial und den Anschlußleitern unter Einwirkung von Druck und Temperatur erfolgt, ist sichergestellt, daß eine Verbindung zwischen dem Chip und dem Substrat geschaffen wird, bei dem die benachbarten Oberflächen von Chip und Substrat aneinander anliegen, wodurch sich bei entsprechender Bemessung

der Verbindungsmaierial eine zumindest teilweise Einbettung der erhöhten Kontaktmetallisierungen in das Verbindungsmaierial auch bei einem Verbindungsmaierial mit hoher Grenzflächenspannung ergibt.

5 Die Verbindung zwischen dem Verbindungsmaierial und den Kontaktmetallisierungen kann entsprechend dem an sich bekannten "Flip-Chip"-Verfahren erfolgen, bei dem der Chip mit seinen Kontaktmetallisierungen unter Temperatureinwirkung gegen das Verbindungsmaierial gedrückt wird. Hierbei erfolgt demnach die zur Herstellung der Verbindung notwendige Erwärmung des Verbindungsmaierials während des Plazierens.

10 Die Verbindung kann aber auch so erfolgen, daß erst nach erfolgter Plazierung eine Erwärmung des Verbindungsmaierials und eine Herstellung der Verbindung im sogenannten "Reflow-Verfahren" erfolgt.

15 Unabhängig vom Zeitpunkt der Wärmeeinbringung in das Verbindungsmaierial erweist es sich als besonders vorteilhaft, wenn die Einbringung der Wärme in das Verbindungsmaierial über die Anschlußleiter des Substrats erfolgt. Auf diese Art und Weise bleibt bei Herstellung der Verbindung der Chip im wesentlichen frei von thermischen Belastungen.

20 Weiterhin ist es vorteilhaft, wenn während der Herstellung der Verbindung, also im erweichten oder aufgeschmolzenen Zustand des Verbindungsmaierials, eine Funktionsprüfung des Chips erfolgt. Hierbei bilden die Anschlußleiter des Substrats die Prüfkontakte. Die Durchführung dieser elektrischen Prüfung, in der Regel eine Durchgangsprüfung, während des erweichten bzw. aufgeschmolzenen Zustand des Verbindungsmaierials bietet den Vorteil, daß bei Detektierung eines defekten Chips dieser leicht gegen einen neuen Chip ausgetauscht werden kann, bevor die Verbindung aushärtet.

25 30 35 Eine ökonomisch besonders vorteilhafte Variante des Verfahrens besteht darin, das Substrat in einem bandförmigen Substratträger angeordnet, einer Plaziereinrichtung zur Applikation des Chips zuzuführen und nach Applikation des Chips und Verbinden der Kontaktmetallisierungen des Chips mit den Anschlußleitern des Substrats das fertiggestellte Chip-Modul aus dem Substratträger zu separieren.

40 45 50 Eine erfundungsgemäß Vorrichtung zur Herstellung des eingangs anhand verschiedener Ausführungsformen erörterten Chip-Moduls weist eine Chipplaziereinrichtung und eine Heizeinrichtung auf, die Komponenten einer stationären Einrichtung bilden, an denen das mit dem Chip zu bestückende Substrat vorbewegt wird. Hierdurch wird eine besonders wirtschaftliche Fertigung des Chip-Moduls ermöglicht.

55 Wenn darüber hinaus der Chipplaziereinrichtung eine Verbindungsmaierialapplikationseinrichtung vorgeordnet ist, die eine weitere Komponente der stationären Einrichtung bildet, sind in einer kompakten Einheit sämtliche zur Herstellung des Chip-Moduls notwendigen Einrichtungen vereint.

60 65 Eine besonders sichere Relativpositionierung von Chip und Substrat als Voraussetzung zur Durchführung der nachfolgenden Verbindung zwischen den Kontaktmetallisierungen des Chips und den Anschlußleitern des Substrats läßt sich erzielen, wenn die Chipplaziereinrichtung einen Wegaufnehmer zur Messung der vertikalen Relativlage des Chips bezogen auf das Substrat aufweist. Ein derartiger Wegaufnehmer kann nicht nur zur Bestimmung der Relativlage verwendet werden, sondern ermöglicht darüber hinaus im Zusammenwirken mit einer in der Horizontalebene bewegbaren Ausbildung der Chipplaziereinrichtung oder einer entspre-

chend bewegbar ausgebildeten Substratzuführleinrichtung ein adaptives Plazieren. Die Bewegung in der Horizontalebene kann auch ungeordnet, etwa durch eine Vibrationseinrichtung bewirkt, ausgeführt werden.

Nachfolgend wird das erfindungsgemäße Chip-Modul anhand eines Ausführungsbeispiels sowie eines Verfahrens und einer Vorrichtung zu dessen Herstellung unter Bezugnahme auf die Zeichnungen näher erläutert. Es zeigen:

Fig. 1 ein Chip-Modul in perspektivischer Darstellung mit einem Chip und einem darauf angeordneten Substrat;

Fig. 2 das in Fig. 1 dargestellte Chip-Modul in einer Teilschnittansicht gemäß Schnittlinienverlauf II-II in Fig. 1;

Fig. 3 den Chip und das Substrat unmittelbar vor deren Verbindung zur Ausbildung des Chip-Moduls;

Fig. 4 eine Vorrichtung zur Herstellung des in Fig. 1 dargestellten Substrats in einer Schemadarstellung;

Fig. 5 einen bandförmig ausgebildeten Substratträger mit einzelnen Substraten in einer Abschnittsdarstellung.

Fig. 1 zeigt ein Chip-Modul 10 mit einem Chip 11 und einem darauf kontaktierten Substrat 12. Das Substrat 12 weist auf der dem Chip 11 abgewandten Oberseite einer hier als Trägerschicht 13 ausgebildeten Isolationsschicht Anschlußleiter 14, 15 auf, die bei dem hier dargestellten Beispiel in zweifacher Anzahl und sich im wesentlichen längs über die Trägerschicht 13 erstreckend auf dieser angeordnet sind.

Der Chip 11 weist bei dem in Fig. 1 dargestellten Ausführungsbeispiel zwei in der Fachliteratur unter dem Begriff "Bump" bekannte erhöhte Kontaktmetallisierungen 16, 17 auf, die eine in Fig. 1 nicht näher dargestellte Passivierungsschicht 18 (Fig. 2) des Chips 11 durchdringen und aus dieser hervorragen.

Obwohl Fig. 1 einen lediglich mit zwei Kontaktmetallisierungen 16, 17 versehenen Chip 11 zeigt, wie er beispielsweise in eine hier nicht näher dargestellte Chipkarte eingesetzt wird, wird betont, daß die nachfolgenden Ausführungen ebenso Chips mit einer hiervon abweichenden Anzahl von Kontaktmetallisierungen, insbesondere solche mit einer Vielzahl von Kontaktmetallisierungen, betreffen, wobei in solchen Fällen auch das mit einem derartigen Chip zu verbindende Substrat in entsprechender Weise mit einer größeren Anzahl von Anschlußleitern ausgeführt ist. Die in Fig. 1 dargestellte Ausführung wurde aufgrund der damit verbundenen besonders übersichtlichen Darstellungsmöglichkeit gewählt.

Fig. 2 verdeutlicht in einer umgekehrten Teilschnittdarstellung des in Fig. 1 gezeigten Chip-Moduls 10 die Art und Weise der Ausführung der Verbindung der Kontaktmetallisierung 17 mit dem Anschlußleiter 15 des Substrats 12. Deutlich zu erkennen ist, wie die Kontaktmetallisierung 17 in eine in der Trägerschicht 13 im Bereich der Kontaktmetallisierung 17 ausgebildete Ausnehmung 19 eingreift. Die Ausnehmung 19 in der Trägerschicht 13 reicht bis zu dem auf der Rückseite des Chip 11 zugewandten Trägerschicht 13 angeordneten Anschlußleiter 15 und gibt diesen im Bereich eines gegenüberliegend einer Außenkontaktseite 20 angeordneten rückwärtigen Chipkontaktbereichs 21 frei.

In der Ausnehmung 19 befindet sich ein Verbindungs- material 22, das sowohl zur Herstellung einer elektrisch leitfähigen Verbindung zwischen der Kontaktmetallisierung 17 und dem Chipkontaktbereich 21 des Anschlußleiters 17 als auch zur Herstellung einer mechanisch sicheren Verbindung zwischen dem Chip 11 und dem

Substrat 12 dient.

Eine Zusammenfassung der Fig. 2 und 3 erläutert die Herstellung der in Fig. 2 dargestellten Verbindung zwischen der Kontaktmetallisierung 17 und dem Anschlußleiter 15 über das Verbindungsmaßaterial 22. Bei dem in den Fig. 2 und 3 dargestellten Verbindungsmaßaterial 22 handelt es sich um einen auf den Chipkontaktbereich 21 des Anschlußleiters 15 aufgebrachten Lotauftrag in fester Form. Die für den Lotauftrag gewählte Lotzusammensetzung ist dabei auf die für die Kontaktmetallisierung 17 verwendete Legierung bzw. Materialzusammensetzung abgestimmt. Im Falle der Verwendung von Gold für die Kontaktmetallisierung 17 bietet sich als Verbindungsmaßaterial ein Blei/Zinn-Lot an. Statt des Lotauftrags kann beispielsweise auch ein elektrisch leitender Kleber auf Epoxidharzbasis oder auch ein thermoplastischer Kleber Verwendung finden.

In jedem Fall wird unabhängig von der Beschaffenheit des Verbindungsmaßaterials die in Fig. 2 dargestellte Verbindung zwischen der Kontaktmetallisierung 17 und dem Chip-Kontaktbereich 21 des Anschlußleiters 15 durch Einführen (Pfeil 38 in Fig. 3) der Kontaktmetallisierung 17 ausgehend von einer Anordnung des Chips 11 oberhalb des Substrats 12 (Fig. 3) in die Ausnehmung 19 unter Verdrängung des Verbindungsmaßaterials 22 ausgeführt. Um bei einer derart hergestellten Verbindung eine wiederholgenaue, gleichbleibende Gesamthöhe H des aus dem Chip 11 und dem Substrat 12 gebildeten Chip-Moduls 10 sicherzustellen, ist es ausreichend, die Kontaktmetallisierung 17 bis zur Anlage der Passivierungsschicht 18 des Chips 11 an der dem Chip 11 zugewandten Oberfläche der Trägerschicht 13 in die Ausnehmung 19 einzuführen.

Wie aus Fig. 2 deutlich hervorgeht, bildet sich auch bei nur teilweiser Versenkung der Kontaktmetallisierung 17 in das Verbindungsmaßaterial 22 eine alle freiliegenden Seiten der hier vereinfacht als Quader dargestellten Kontaktmetallisierung 17 betreffende Benetzung aus. Hieraus resultieren entsprechend geringe elektrische Widerstände im Kontaktbereich der Kontaktmetallisierung 17 und des Verbindungsmaßaterials 22 sowie eine gute mechanische Haftung.

Um insbesondere bei starker Füllung der Ausnehmung 19 mit Verbindungsmaßaterial 22 die Ausbildung von Druckpolstern infolge von Kompressionseffekten in der Ausnehmung 19 zu verhindern, kann die Trägerschicht 13 des Substrats 12 auf ihrer dem Chip zugewandten Oberseite mit einem von der Ausnehmung 19 nach außen führenden rillenförmigen Entlüftungskanal 23 oder anderen geeigneten Einrichtungen versehen sein.

Neben der in Fig. 1 dargestellten, als Trägerschicht 13 ausgebildeten Isolationsschicht kann auf den Anschlußleitern noch eine diese zumindest bis auf Kontaktausnehmungen abdeckende, weitere Isolationsschicht angeordnet sein. Darüber hinaus kann das Chip-Modul auch mit einer etwa auf dem Substrat angeordneten integrierten Spule zur Ausbildung eines Transponders versehen sein.

Die zum Versenken der Kontaktmetallisierung 17 in das Verbindungsmaßaterial 22 notwendige Erweichung des Verbindungsmaßaterials bzw. das Aufschmelzen des Verbindungsmaßaterials kann gleichzeitig mit Aufbringen des zum Verdrängen des Verbindungsmaßaterials notwendigen Drucks erfolgen, wie beispielsweise in Fig. 4 dargestellt. Fig. 4 zeigt eine Chip-Modulherstellungseinrichtung 24 mit zwei in einer stationären Einrichtung zusammengefaßten Komponenten, nämlich einer

Chipplaziereinrichtung 25 und einer Heizeinrichtung 26. Wie Fig. 4 zeigt, wird der Chip 11 von oben mit seinen nach unten gerichteten Kontaktmetallisierungen 16, 17 gegen das hier in einem Substraträger 27 angeordnete Substrat 12 verfahren. Dabei werden die Kontaktmetallisierungen 16, 17 zur Anlage an das in den Ausnehmungen 19 auf dem Chipkontaktbereich 21 (Fig. 2) der Anschlußleiter 14, 15 angeordnete Verbindungsmaterial 22 gebracht. Während der Kontaktierung der Kontaktmetallisierungen 16, 17 mit dem Verbindungsmaterial 22 kann über die von unterhalb des Substraträgers 27 gegen das betreffende Substrat 12 bewegte Heizeinrichtung 26 eine Kontaktbeheizung der Anschlußleiter 14, 15 erfolgen. Unter dem Druck der Chipplaziereinrichtung 25 dringen dann die Kontaktmetallisierungen 16, 17 in das unter der Temperatureinwirkung erweichende Verbindungsmaterial 22 ein.

Alternativ zu der vorstehend beschriebenen Erwärmung des Verbindungsmaterials 22 während der Plazierung des Chips 11, ist es auch möglich, das Verbindungs- material 22 nachfolgend der Plazierung der Chips 11 in einem Reflow-Versfahren aufzuschmelzen und hierdurch die für die Verbindung des Verbindungsmaterials 22 mit den Kontaktmetallisierungen 16, 17 notwendige Benetzung der Kontaktmetallisierungen zu bewirken. Je nach Beschaffenheit des Verbindungsmaterials kann es dabei notwendig sein, durch eine zusätzliche, der Chipplaziereinrichtung 25 nachgeordnete Druckeinrichtung durch Druck auf die Kontaktmetallisierungen 16, 17 den Grenzflächenwiderstand des Verbindungsmaterials 22 zu überwinden, um ein Versenken der Kontaktmetallisierungen 16, 17 im Verbindungsmaterial 22 zur Erzielung der beschriebenen Einbettung der Kontaktmetallisierungen 16, 17 im Verbindungsmaterial 22 zu ermöglichen.

Fig. 5 zeigt den im Zusammenhang mit der in Fig. 4 dargestellten Chip-Modul-Herstellungseinrichtung 24 bereits erwähnten Substraträger 27 in einer Draufsicht. Wie die Draufsicht verdeutlicht, weist der Substraträger 27 eine Vielzahl kontinuierlich aufeinanderfolgend ausgebildeter Substrate 12 auf, die über ihre substratübergreifend ausgebildeten Anschlußleiter 14, 15 miteinander verbunden sind. Zur Separierung eines einzelnen Substrats 11, wie es in Fig. 1 dargestellt ist, aus dem Substraträger 27 ist lediglich ein Stanzvorgang längs der strichpunktierter in Fig. 5 eingezeichneten Stanzlinien 37 notwendig. Durch den Stanzvorgang werden Verbindungsgebiete 29, 30 der Anschlußleiter 14, 15 sowie mit einer Perforation 31 versehene, als Traktionsräder ausgebildete Außenränder 32, 33 des Substraträgers 27 abgetrennt. Eine derartige Ausbildung des Substraträgers 27 ermöglicht eine kontinuierliche Fertigung von Chip-Modulen 10, wobei, wie in Fig. 4 dargestellt, der Substraträger 27 mit den darin vorgesehenen Substraten 12 in Vorschubrichtung 34 an der Chipplaziereinrichtung 25 getaktet vorbeigeführt wird.

Um die über das Verbindungsmaterial 22 erfolgende, in Fig. 2 am Beispiel der Kontaktmetallisierung 17 dargestellte mechanische Verbindung zwischen dem Chip 11 und dem Substrat 12 noch weiter zu verbessern ist es möglich, wie in Fig. 1 angedeutet, neben den Kontaktmetallisierungen 16, 17, die zur elektrischen Kontaktierung des Substrats 12 dienen, weitere Metallisierungsvorsprünge 35, 36 vorzusehen, die entsprechend den Kontaktmetallisierungen 16, 17 ausgebildet sind und in hier nicht näher dargestellte, in der Ausbildung den Ausnehmungen 19 entsprechende Befestigungsausnehmungen eingesetzt sind. Auch hier findet in identischer Wei-

se, wie bei den Kontaktmetallisierungen 16, 17, eine Verbindung der Metallisierungsvorsprünge 35, 36 mit den Anschlußleitern 14, 15 statt, wobei diese Verbindung jedoch lediglich der mechanischen Sicherung des Chips auf dem Substrat dient und keine elektrische Kontaktfunktion hat.

Patentansprüche

1. Chip-Modul mit einem Substrat und mindestens einem auf dem Substrat angeordneten Chip, wobei der Chip auf seinen Anschlußflächen mit erhöhten Kontaktmetallisierungen versehen ist, die elektrisch leitend mit auf einer Isolationsschicht des Substrats angeordneten Anschlußleitern verbunden sind, dadurch gekennzeichnet, daß die Anschlußleiter (14, 15) auf der Rückseite der dem Chip (11) zugewandten Isolationsschicht (13) angeordnet sind, die zum Eingriff der Kontaktmetallisierungen (16, 17) bis zu den Anschlußleitern (14, 15) reichende Ausnehmungen (19) aufweist, und in den Ausnehmungen (19) auf den Anschlußleitern (14, 15) ein elektrisch leitendes Verbindungsmaterial (22) angeordnet ist, in das die erhöhten Kontaktmetallisierungen (16, 17) zumindest teilweise eingebettet sind.

2. Chip-Modul nach Anspruch 1, dadurch gekennzeichnet, daß die Isolationsschicht (13) und die Anschlußleiter (14, 15) in ihrer Flächenausdehnung durch Außenränder des Chips (11) begrenzt sind.

3. Chip-Modul nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß auf der Chipoberfläche neben den elektrisch leitend mit der Chipstruktur verbundenen, in die Ausnehmungen (19) eingreifenden, erhöhten Kontaktmetallisierungen (16, 17) mindestens ein weiterer elektrisch von der Chipstruktur unabhängiger Metallisierungsvorsprung (35, 36) vorgesehen ist, der in eine Befestigungsausnehmung der Isolationsschicht (13) eingreift.

4. Verfahren zur Herstellung eines Chip-Moduls nach einem der Ansprüche 1 bis 3, gekennzeichnet durch die Verfahrensschritte:

Einsetzen der erhöhten Kontaktmetallisierungen (16, 17) des Chips (11) in die Ausnehmungen (19) der Isolationsschicht (13);

Herstellung einer mechanisch belastbaren Verbindung zwischen den Kontaktmetallisierungen (16, 17) und den Anschlußleitern (14, 15) über das Verbindungsmaterial (22), wobei die erhöhten Kontaktmetallisierungen (16, 17) zumindest teilweise in das Verbindungsmaterial (22) eingebettet werden.

5. Verfahren nach Anspruch 4, dadurch gekennzeichnet, daß das Verbindungsmaterial (22) vor dem Einsetzen der Kontaktmetallisierungen (16, 17) durch flächigen Auftrag auf die Oberfläche der Isolationsschicht (13) und anschließendes Abziehen der Oberfläche in die Ausnehmungen (19) eingebracht wird.

6. Verfahren nach Anspruch 4, dadurch gekennzeichnet, daß das Verbindungsmaterial (22) vor oder nach dem Einsetzen der Kontaktmetallisierungen (16, 17) in einem Dosierverfahren in flüssigem Zustand in die Ausnehmungen (19) eingebracht wird.

7. Verfahren nach Anspruch 4, dadurch gekennzeichnet, daß das Verbindungsmaterial (22) vor dem Einsetzen der Kontaktmetallisierungen (16, 17) in stückiger Form in die Ausnehmungen (19)

eingebracht wird.

8. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß die Kontaktmetallisierungen (16, 17) in Ausnehmungen (19) eingesetzt werden, die im Bereich der Anschlußleiter (14, 15) mit einem Verbindungsmittelelauftrag versehen sind. 5

9. Verfahren nach einem oder mehreren der Ansprüche 4 bis 8, dadurch gekennzeichnet, daß beim Einsetzen der Kontaktmetallisierungen (16, 17) die Ausnehmungen (19) als Zentrierhilfe verwendet 10 werden.

10. Verfahren nach einem oder mehreren der Ansprüche 4 bis 8, dadurch gekennzeichnet, daß die Verbindung zwischen dem Verbindungsmaterial (22) und den Kontaktmetallisierungen (16, 17) unter 15 Einwirkung von Druck und Temperatur erfolgt.

11. Verfahren nach Anspruch 10, dadurch gekennzeichnet, daß die Verbindung zwischen dem Verbindungsmaterial (22) und den Kontaktmetallisierungen (16, 17) im Reflow-Verfahren erfolgt. 20

12. Verfahren nach Anspruch 10 oder 11, dadurch gekennzeichnet, daß die Einbringung von Wärme in das Verbindungsmaterial (22) über die Anschlußleiter (14, 15) des Substrats (12) erfolgt.

13. Verfahren nach einem oder mehreren der Ansprüche 4 bis 12, dadurch gekennzeichnet, daß während der Herstellung der Verbindung zwischen dem Verbindungsmaterial (22) und den Kontaktmetallisierungen (16, 17) eine Funktionsprüfung des Chips (11) erfolgt. 25

14. Verfahren nach einem oder mehreren der Ansprüche 4 bis 13, dadurch gekennzeichnet, daß das Substrat in einem bandförmigen Substratträger (27) einer Plaziereinrichtung zur Applikation des Chips (11) zugeführt wird und nach Applikation des 35 Chips und Verbindung der Kontaktmetallisierungen (16, 17) des Chips (11) mit den Anschlußleitern (14, 15) des Substrats (12) das fertiggestellte Chip-Modul (10) aus dem Substratträger (27) separiert wird. 40

15. Vorrichtung zur Herstellung eines Chip-Moduls nach einem der Ansprüche 1 bis 3, gekennzeichnet durch eine Chipplaziereinrichtung (25) und eine Heizeinrichtung (26), die Komponenten einer stationären Einrichtung bilden, an denen das mit dem Chip (11) zu bestückende Substrat (12) vorbeibewegt wird. 45

16. Vorrichtung nach Anspruch 15, dadurch gekennzeichnet, daß der Chipplaziereinrichtung (25) eine Verbindungsmaterialapplikationseinrichtung 50 vorgeordnet ist, die eine weitere Komponente der stationären Einrichtung bildet.

17. Vorrichtung nach Anspruch 15 oder 16, dadurch gekennzeichnet, daß die Chipplaziereinrichtung (25) einen Wegaufnehmer zur Messung der vertikalen Relativlage des Chips (11) bezogen auf das Substrat (12) aufweist. 55

Hierzu 2 Seite(n) Zeichnungen

FIG 1

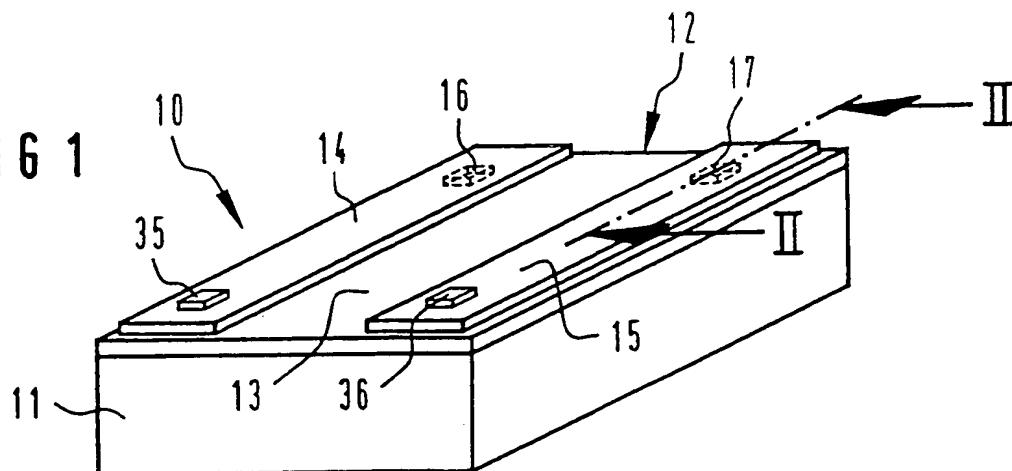


FIG 2

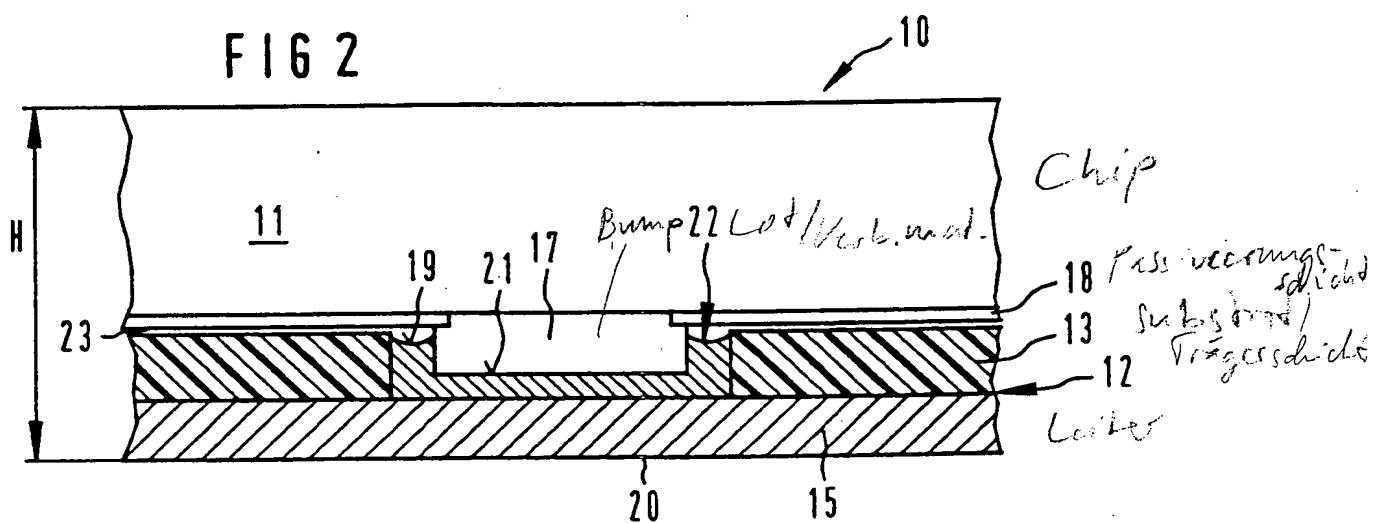


FIG 3

